

CLIPPEDIMAGE= JP406252105A

PAT-NO: JP406252105A

DOCUMENT-IDENTIFIER: JP 06252105 A

TITLE: METHOD FOR DETECTING ENDING TIME OF DRY ETCHING

PUBN-DATE: September 9, 1994

INVENTOR-INFORMATION:

NAME

TAKAHASHI, TAKAO

YOSHIMATSU, MASAHIRO

KAKIHARA, SEIKI

DAIMATSU, MASAHIKO

ASSIGNEE-INFORMATION:

NAME

NKK CORP

COUNTRY

N/A

APPL-NO: JP05038745

APPL-DATE: February 26, 1993

INT-CL_(IPC): H01L021/302; C23F004/00 ; G01N021/62 ; G01N021/75

US-CL-CURRENT: 216/60

ABSTRACT:

PURPOSE: To surely detect the ending time of dry etching by observing light emitted from a plasma area at the time of performing the dry etching.

CONSTITUTION: At the time of performing dry etching, a dummy product section D from which a plasma radiation intensity approximate to that of a product section Q can be obtained is provided on a semiconductor substrate B to be dry-etched and the ending time of the drying radiation etching is detected based on the variation of the plasma radiation intensity during the dry etching. The dummy product section D can be provided on a scribe line and, in addition, the section D can have a structure which resembles the structure of the section Q.

COPYRIGHT: (C)1994, JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-252105

(43)公開日 平成6年(1994)9月9日

(51)Int.Cl.⁶
H 01 L 21/302
C 23 F 4/00
G 01 N 21/62
21/75

識別記号 庁内整理番号
E 9277-4M
F 8414-4K
Z 7414-2J
Z 7906-2J

F I

技術表示箇所

審査請求 未請求 請求項の数3 OL (全8頁)

(21)出願番号

特願平5-38745

(22)出願日

平成5年(1993)2月26日

(71)出願人 000004123

日本钢管株式会社

東京都千代田区丸の内一丁目1番2号

(72)発明者 高橋 崇夫

東京都千代田区丸の内一丁目1番2号 日
本钢管株式会社内

(72)発明者 吉松 昌裕

東京都千代田区丸の内一丁目1番2号 日
本钢管株式会社内

(72)発明者 柿原 清貴

東京都千代田区丸の内一丁目1番2号 日
本钢管株式会社内

(74)代理人 弁理士 濑野 秀雄 (外1名)

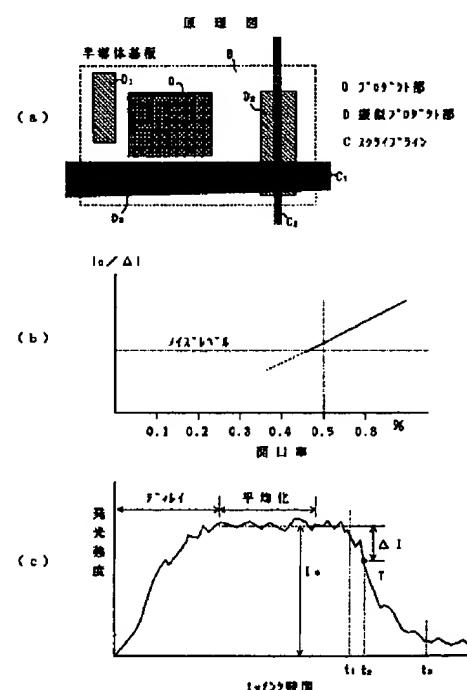
最終頁に続く

(54)【発明の名称】 ドライエッティングの終了時点検出方法

(57)【要約】

【目的】ドライエッティングの際にそのプラズマ領域で発生する光を観察することによってエッティング処理の終了時点を確実に検出し得るようにすることを目的とする。

【構成】ドライエッティング時にプロダクト部Qと同等なプラズマ発光強度が得られる擬似プロダクト部Dをドライエッティングされる半導体基板B上に設け、ドライエッティング時のプラズマ発光強度の変化に基づいてドライエッティングの終了時点を検出するようにした。この擬似プロダクト部Dはスクライブライン上に設けることができ、また、この擬似プロダクト部Dはプロダクト部Qと類似の構造とすることができます。



1

【特許請求の範囲】

【請求項1】ドライエッチング時にプロダクト部と同等なプラズマ発光強度が得られる擬似プロダクト部をドライエッチングされる半導体基板上に設け、ドライエッチング時のプラズマ発光強度の変化に基づいてドライエッチングの終了時点を検出するようにしたことを特徴とするドライエッチングの終了時点検出方法。

【請求項2】上記擬似プロダクト部をスクライブライン上に設けることを特徴とする請求項1記載のドライエッチングの終了時点検出方法。

【請求項3】上記擬似プロダクト部をプロダクト部と類似の構造としたことを特徴とする請求項1あるいは請求項2記載のドライエッチングの終了時点検出方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、プラズマエッチング、反応性イオンエッチングなどのドライエッチング、特にLSIなどの半導体装置を製造する工程におけるドライエッチングの終了時点を検出する方法に関する。

【0002】

【従来の技術】図7(a), (b)は、プラズマエッチングを用いた半導体装置の製造工程の一例を断面図として示したもので、エッチング前の状態を示した(a)図において、シリコン基板1上の左方に図示した部分には、ポリシリコン膜2、ポリシリコン表面酸化膜3、窒化膜4が所要の構造に合わせて集積されており、その側面にはスペーサ酸化膜5が設けられている。そして、この図の右方に示したシリコン基板1が露出している部分を含め、その全面に層間絶縁酸化膜7が設けられている。

【0003】同図(b)は、上記(a)図図示の状態にある基板をプラズマエッチングによってエッチングした後の状態を示すものであって、マスク8によってマスクされている部分以外の層間絶縁酸化膜7、上記の集積された部分の窒化膜4、ポリシリコン表面酸化膜3およびスペーサ酸化膜7の上部がこのプラズマエッチングによって除去されている。

【0004】図3は、このようなプラズマエッチングを行う装置の例を示すものであって、エッチング容器Vは、その内部の空気などが排気装置Xによって排気される一方エッチングガスがガス配管Gから供給されることによって所定のエッチング雰囲気に保たれる。

【0005】このエッチング容器V内にはそれぞれ高周波電源Rから高周波電力が供給される一対の電極E₁, E₂が設けられており、エッチングされる基板Bはその一方の電極E₂上に載置されていて、エッチング処理期間中は、この基板Bと上記電極E₁との間にプラズマ領域Pが形成される。

【0006】このプラズマ領域における発光の特定の波長の成分が光学フィルタFによって選択されてからフォトセンサSに入力し、このセンサSで電気的な信号に変

2

換されて出力される。

【0007】図7(a)に示した基板を図3のプラズマエッチング装置でプラズマエッチングした際のプラズマ発光の状態を半導体基板の構成を含めて具体的に説明する。

【0008】半導体基板Bは、所望のウエル構造と素子分離構造とを設けたシリコン基板1上に厚さ180Åのゲート酸化膜2を熱酸化法により形成し、その上に2,500Åのポリシリコン層3を堆積した後にPH₃をドープする。

【0009】そして、このポリシリコン層3の表面を60Åの厚みになるように酸化して酸化ポリシリコン表面酸化膜4を形成し、次いで2,000Åの窒化膜5を堆積してからレジスト塗布、選択露光、現像、エッチングなどの処理を行なうことによって、上記ゲート酸化膜2、ポリシリコン層3、その表面酸化膜4および窒化膜5を所望の形状に形成する。

【0010】そして、2,500Åの厚さで酸化膜を堆積した後、エッチバックすることによってスペーサ酸化膜6を生成し、その後、基板全面に汎って1,500Åの層間絶縁酸化膜7を堆積することによって、図7(a)に示した基板Bが得られる。

【0011】この基板B上にレジストを塗布してから、マスキング、露光、現像を行うことによって、基板B上にマスクMを形成し、その後プラズマエッチングを行うことによって同図(b)に示す半導体装置が得られる。

【0012】このプラズマエッチング中にプラズマ領域P(図3参照)からはC-OあるいはC-Nの結合エネルギーに関連する発光が行われ、この発光の強度はエッチングの処理条件や進行状態に伴って変化する。

【0013】図7(c), (d)は、基板の全面積とエッチングされる領域の面積の比である開口率が0.3%の同図(a)に示した基板について、エッチング容器内の圧力2,200mTorr, 高周波電力200W, 電極間隔0.8mm, Arガス流量875sccm, CF₄ガス流量68sccm, CHF₃ガス流量8sccmという条件で90秒間プラズマエッチングを行ったときのエッチング時間と発光強度の関係を示す図であって、このときの上部電極の温度は40°C、下部電極の温度は-20°Cであった。

【0014】この図7(c)はC-O結合エネルギーによる波長520nmの光の強度とエッチング処理時間との関係を示した図、また、同図(d)はC-N結合エネルギーによる波長388nmの光の強度とエッチング処理時間との関係を示した図であり、いずれも光の強度は安定しておらず、しかも時間的変化は小さく、エッチングの進行状態との関連を見出すことは困難である。

【0015】

【発明が解決しようとする課題】プラズマエッチング、反応性イオンエッチング(RIE)などのドライエッチング処理の際、そのプラズマ領域で発生する光、特にC

—O結合エネルギーによる波長520nmの光、あるいはC—N結合エネルギーによる波長388nmの光の強度はエッティングの進行状態を示している。

【0016】しかしながら、基板の全面積とエッティングされる領域の面積の比である開口率が低い場合には、上記図7(c), (d) 図示のようにバックグラウンドノイズの影響が大きいために、プラズマ領域中のC—OあるいはC—Nの結合エネルギーに関連する発光強度からエッティングの状態を把握することは困難である。

【0017】そこで、本発明は、ドライエッティングの際にそのプラズマ領域で発生する光を観察することによってエッティング処理の終了時点を確実に検出し得るようにすることを目的とする。

【0018】

【課題を解決するための手段】図1(a)に示したように、ドライエッティング時にプロダクト部Qと同等なプラズマ発光強度が得られる擬似プロダクト部Dをドライエッティングされる半導体基板B上に設け、ドライエッティング時のプラズマ発光強度の変化に基づいてドライエッティングの終了時点を検出するようにした。

【0019】この擬似プロダクト部Dはスクリープライン上に設けることができ、また、この擬似プロダクト部Dはプロダクト部Qと類似の構造とすることができる。

【0020】

【作用】図1は本発明の原理を示す図であって、同図(a)は半導体基板Bの一部におけるプロダクト部Qと擬似プロダクト部D₁, D₂, D₃の配置例を概念的に示したもので、網目状のハッチングで示したプロダクト部Qは、半導体基板B上に形成されるトランジスタやコンデンサなどの回路要素、配線あるいはスルーホールなどの目的とする電気的動作を行わせるための要素である。

【0021】このプロダクト部においては、上記した層間接続のためのスルーホールなどのような微細な構造をエッティングする多いためにエッティングによって除去される面積が小さいために、基板Bの全面積に対するエッティングによって除去される面積の比である開口率が低く、通常、その開口率は0.3%程度である。

【0022】また、斜線によるハッチングによって示した擬似プロダクト部D₁, D₂, D₃は本発明によって設けられたものであり、この擬似プロダクト部D₁, D₂, D₃は上記プロダクト部と同等なプラズマ発光の強度変化が得られるように、プロダクト部と類似した構造とし、あるいは、プラズマ発光の変化特性がプロダクト部と同等になるような適宜の構造や材料を用いて構成することができる。

【0023】この擬似プロダクト部Dを本来開口のない部分に適宜の位置・適宜の面積で設けることによって開口の面積を増加させることができ、基板Bの開口率が上記のプロダクト部Qとこの擬似プロダクト部Dとの開口面積の和によって定まることから、プロダクト部Qの開

口率が低いことを補って基板Bの実効的な開口率を高めることができる。

【0024】なお、この擬似プロダクト部Dにはプロダクト部Qのような電気的な機能は要求されないので、D₂, D₃として示した擬似プロダクト部のようにウェハを分割するためのスクリープラインC₂上あるいはスクリープラインC₁内に設ければ基板B上のプロダクト部Qの配置を制約することができない。

【0025】なお、上記擬似プロダクト部D₃のようにスクリープライン中に擬似プロダクト部を設ければ、完成した半導体ウェハ上にこの擬似プロダクト部が現れることはないので、従来と同一な組立処理を行うことができる。

【0026】図1(b)はプラズマ発光強度と開口率との関係を概念的に示したもので、縦軸には、同図(c)の発光強度とエッティング時間の関係を概念的に例示した図に示されているように、発光強度が比較的安定している期間における発光強度の平均値I₀とこの平均値I₀からの変化量△Iの比△I/I₀を、また、横軸には開口率20をとっている。

【0027】この図1(b)に示したように、開口率が0.5%程度になるとフォトセンサ(図3参照)からの出力はノイズレベルを超えるようになるから、このフォトセンサからの出力を監視することによってプラズマ領域における発光状態、したがってドライエッティングの進行状態を検出することができる。

【0028】なお、このプラズマ領域中の発光状態を検出するためには、C—O結合エネルギーに関連する波長520nmの光、あるいは、C—N結合エネルギーによる波長388nmの光を光学フィルタFで選択して用いることができる。

【0029】図1(c)の例でいえば、時刻t₁までにはほとんどの部分のエッティングが終了しており、この時刻t₁から時刻t₃までは除去すべき材料の厚みの多いところや除去され難い部分でのエッティングが行われている。

【0030】したがって、フォトセンサの出力と平均値I₀との差△Iが所定の値αになった時刻t₂にエッティングを終了させればよいことになる。なお、エッティング40を終了させるときの上記の差△Iの値αは、ドライエッティングによって除去する材料や厚み、また、半導体装置の構造などに合わせて定めればよい。

【0031】図2はマイクロローティング効果によるエッティング処理の進行速度の相違を概念的に示したもので、①はエッティング速度が小さい狭い部分でのエッティングの進行状態を、②はエッティング速度が大きい広い部分でのエッティングの進行状態をそれぞれ示している。

【0032】したがって、従来技術でこのような狭い部分と広い部分とが混在している半導体基板についてエッティングの状態を監視すると、この狭い部分からの情報と

広い部分からの情報との和である③で示したような情報が得られることになるので、狭い部分と広い部分とのいずれか一方の進行状態に合わせてエッティングを終了させることは困難である。

【0033】すなわち、③で示した①と②とが合成されたエッティング進行状態を示す情報からエッティング終了と判定される e_t 点においては、広い部分でのエッティングは既に終了しているが、狭い部分でのエッティングは e_n 点まで処理を継続して始めて終了するから、上記の e_t 点が検出されたとき直ちにエッティング処理を終了させると狭い部分についてのエッティングが完了しないことになる。

【0034】そこで、本発明では、プラズマ発光の強度変化から得られたエッティング終了時期からこの図2に Δt で示した e_t 点と e_n 点の間の時間だけ実際のエッティング終了を遅らせることによって、狭い部分でのエッティングを完了させるようにすることができる。

【0035】

【実施例】図4(a), (b) は先に図7を参照して説明したと同様な半導体装置の製造に本発明を適用した第1実施例を示すもので、同図(a) に示したエッティング処理前のプロダクト部の構成は図7と同一であるが、本発明によって、このプロダクト部と材料とその厚さが同一な構造で、面積が大きい擬似プロダクト部を基板上のスクライブライン内に設けて、開口率が 0.5% になるように構成されている。

【0036】なお、半導体基板1上のプロダクト部および擬似プロダクト部における各膜の厚みは、ゲート酸化膜2が 180Å、ポリシリコン層3が 2,500Å、酸化ポリシリコン表面酸化膜4が 60Å、塗化膜5が 2,000Å であって、擬似プロダクト部における各膜の厚みもこれと同一であり、この基板全面を覆う層間絶縁酸化膜7の厚みは 1,500Å である。

【0037】この図4(a) 図4(b) に示す構成を有する半導体基板を図7について説明したと同一の条件、すなわち、エッティング容器内の圧力 2,200 mtorr、高周波電力 200 W、電極間隔 0.8mm、Arガス流量 875sccm、CF₄ ガス流量 68sccm、CHF₃ ガス流量 8sccm という条件でのプラズマエッティングとマスクの除去によって同図(b) に示すような半導体装置が得られるが、このエッティング期間中のC-O結合エネルギーによる波長 520nmの発光の強度変化は同図(c) に示すようなものであった。

【0038】この図4(c) におけるプラズマエッティングの時間が約25秒から30秒付近での光強度の低下は層間絶縁酸化膜7のエッティング終了によるものであり、その後の30秒付近から70秒付近までの低レベルの部分は塗化膜5のエッティングが行われている期間であり、それ以後の立上がりは酸化ポリシリコン表面酸化膜4およびポリシリコン層3のエッティングが行われていることを示している。

【0039】これをより具体的な数値として示すと、ディレイ(図1(c) 参照)時間を15秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して 85% の値になった点 T を層間絶縁酸化膜7のエッティング終了とし、また、この層間絶縁酸化膜7のエッティング終了と判定した時点からディレイ時間を10秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して 120% の値になった時点を塗化膜5のエッティング終了と判定した。

10 【0040】そして、この実施例では擬似プロダクト部がプロダクト部に比較して微細な構造を有していないことから相対的にエッティング速度が大きく、図2について説明したように、微細な構造を含むためにエッティング速度の小さいプロダクト部におけるエッティングが終了していない状態で上記のエッティング終了の判定が行われてしまるために、この酸化ポリシリコン表面酸化膜4のエッティング終了と判定した時点から 25秒経過してプロダクト部のエッティングが終了するのを待ってエッティング処理を終了させた。

20 【0041】同図(d) は上記(c) 図のC-O結合エネルギーによる発光の強度変化の代わりにC-N結合エネルギーによる波長 388nmの発光の強度変化を示したもので、その強度変化はC-O結合エネルギーによる発光の強度変化とは逆の変化特性を示している。

【0042】上記同様に具体的な数値として示すと、ディレイ時間を15秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して 110% の値になった点を層間絶縁酸化膜7のエッティング終了とし、また、この層間絶縁酸化膜7のエッティング終了と判定した時点からディレイ時間を10秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して 90% の値になった時点を塗化膜5のエッティング終了と判定した。

30 【0043】そして、この酸化ポリシリコン表面酸化膜4のエッティング終了と判定した時点から前述したプロダクト部と擬似プロダクト部におけるエッティング速度の相違を考慮して、上記の終了判定から 25秒経過するのを待ってエッティング処理を終了させた。

40 【0044】このように、塗化膜5および酸化ポリシリコン表面酸化膜4のエッティング終了と判定されてから 25秒経過したときにドライエッティング処理を終了させることによって、図4(b) に示したような半導体装置が得られるが、もし層間絶縁酸化膜7のみをエッティングするのであれば上記の層間絶縁酸化膜7のエッティング終了と判定された時点でドライエッティングを終了させ、また、ポリシリコン層3上の酸化ポリシリコン表面酸化膜4を残しておきたければ酸化ポリシリコン表面酸化膜4のエッティング終了と判定された時点でドライエッティングを終了させればよいことは明らかであろう。

50 【0045】図5は第2実施例を示すもので、半導体基

板Bは、所望のウエル構造と素子分離構造とを設けたシリコン基板1上に厚さ180Åのゲート酸化膜2を熱酸化法により形成し、その上に2,800Åのポリシリコン層3を堆積した後にPH₃をドープする。

【0046】そして、このポリシリコン層3の表面を60Åの厚みになるように酸化して酸化ポリシリコン表面酸化膜4を形成し、次いで2,000Åの窒化膜5を堆積してからレジスト塗布、選択露光、現像、エッティングなどの処理を行なうことによって、上記ゲート酸化膜2、ポリシリコン層3、その表面酸化膜4および窒化膜5をプロダクト部および擬似プロダクト部のそれぞれを所望の形状に形成する。

【0047】この基板におけるプロダクト部の面積は1.05μm×2.0μmで開口率が0.1%であるのに対し、スクライブライン上に設けた擬似プロダクト部の面積は1.00μm×100μmで開口率を0.4%とした。これによって、基板全体としての見掛け上の開口率は0.5%になった。

【0048】そして、2,500Åの厚さで酸化膜を堆積した後、エッチバックすることによってスペーサ酸化膜6を生成し、その後、基板全面に汎って1,500Åの層間絶縁酸化膜7を堆積することによって、図5(a)に示した基板Bが得られる。

【0049】この基板B上にレジストを塗布してからマスキング、露光、現像を行うことによって基板B上にマスクMを形成し、その後、前述の第1実施例における同一の条件でプラズマエッティングを行う。

【0050】図5(c)はこのプラズマエッティング期間中のC-N結合エネルギーによる波長388nmの発光の発光強度をエッティング時間との関係で示したもので、前記した第1実施例におけると同様に、ディレイ時間を15秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して110%の値になった点を層間絶縁酸化膜7のエッティング終了とし、また、この層間絶縁酸化膜7のエッティング終了と判定した時点からディレイ時間を10秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して90%の値になった時点を窒化膜5のエッティング終了と判定した。

【0051】そして、この窒化膜5のエッティング終了と判定した後、35秒経過してからエッティング処理を終了させた。

【0052】なお、上記のプラズマエッティング処理によって得られた同図(b)の半導体装置においては、プロダクト部は微細な構造を有しているためにエッティング速度が小さく、ゲート酸化膜2とポリシリコン層3を合計した厚みは2,085Åであるのに対し、擬似プロダクト部は広い構造となっているためにエッティング速度が大きくて除去されるポリシリコン層が多くなって、そのゲート酸化膜2とポリシリコン層3を合計した厚みは1,640Åになっている。

【0053】図6(a), (b)は、埋込コンタクトホールHを設けるようにした半導体装置の製造方法に本発明を適用した第3実施例のプラズマエッティング前と後の状態をそれぞれ示すもので、半導体基板Bに設けられるウエル構造と素子分離構造とが前記第2実施例と相違するだけで、この基板上に形成される層と層厚は第1実施例と同一であるから、これらの説明は省略する。

【0054】なお、この基板の見掛け上の開口率は0.5%であり、当初のエッティング条件は、エッティング容器内の圧力1,200mTorr, 高周波電力280W, 電極間隔1.1mm, Arガス流量875sccm, CF₄ガス流量30sccm, CHF₃ガス流量50sccmである。

【0055】この実施例は、埋込コンタクトホールHを設けるために層間絶縁酸化膜7だけをエッティングするもので、C-N結合エネルギーによる波長388nmの発光強度のエッティング時間に伴う変化は同図(c)に示すとおりである。

【0056】このエッティング処理の終了の検出は、ディレイ時間を25秒とった後の5秒を平均化時間とし、この平均化により得られた平均値に対して105%の値になった点を層間絶縁酸化膜7のエッティング終了と判定した。

【0057】そして、CF₄ガス流量を68sccm, CHF₃ガス流量を8sccmに変更してから7秒が経過して狭い部分などのエッティングが終了するのを待ってプラズマエッティング処理を終了させた。

【0058】以上に説明した本発明の実施例においては、プラズマエッティングを例にとって説明したが、本発明はこのプラズマエッティングに限られるものではなく、反応性イオンエッティング(RIE), サイクロトロン共鳴(ECR)プラズマエッティング、イオンビームエッティング、プラズマアッシャー、マイクロ波アッシャー、オゾンアッシャーあるいは光オゾンアッシャーなどのドライエッティングのすべてに適用できることはいうまでもない。

【0059】

【発明の効果】本発明によれば、開口率の低いプロダクト部を構成している半導体基板に対しても、ドライエッティング中のプラズマからの発光を反応容器の外部から観察するだけでエッティング処理の終了時期を検出できるので、エッティング処理の管理・制御が極めて容易かつ正確に行なえるという格別の効果が達成される。

【図面の簡単な説明】

【図1】本発明の原理を説明するための図である。
【図2】マイクロローティング効果の影響を説明する図である。

【図3】プラズマ発光観察手段を備えたプラズマエッティング装置の概念図である。

【図4】本発明の第1実施例を説明するための図である。

【図5】本発明の第2実施例を説明するための図であ

る。

【図6】本発明の第3実施例を説明するための図である。

【図7】従来の半導体基板のエッチングとプラズマ発光状態を示す図である。

【符号の説明】

B—半導体基板

Q—プロダクト部

D—擬似プロダクト部

C—スクリーブライン

H—埋込コンタクトホール

1—半導体基板

2—ゲート酸化膜

3—ポリシリコン層

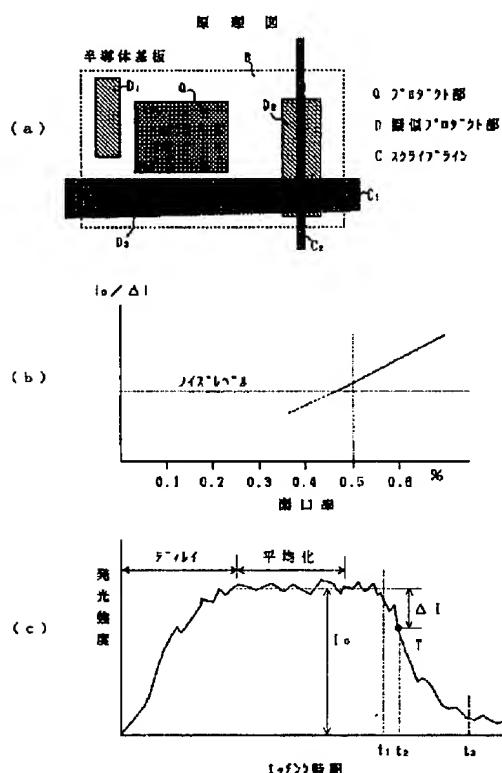
4—ポリシリコン層の表面酸化膜

5—窒化膜

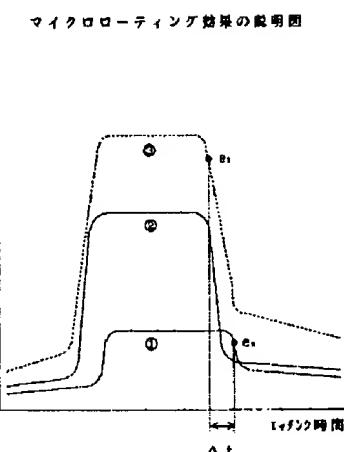
6—スペーサ酸化膜

7—層間絶縁酸化膜

【図1】

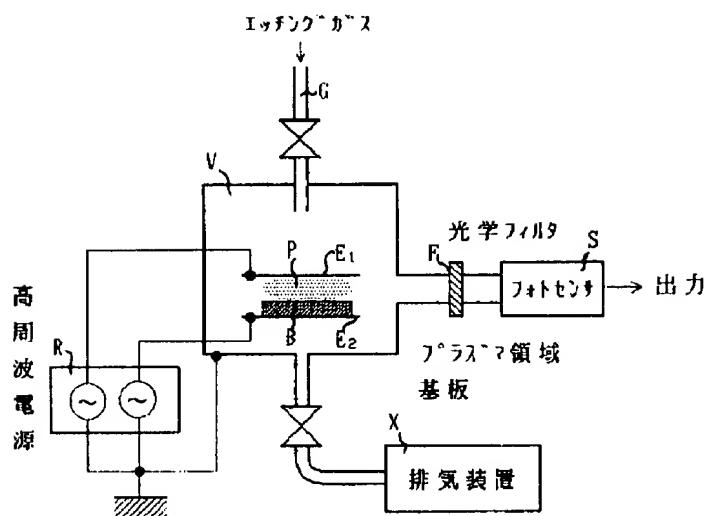


【図2】

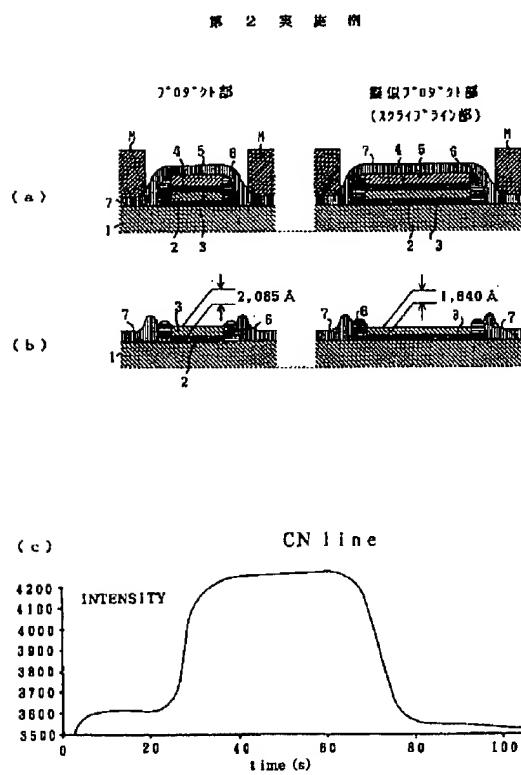


【図3】

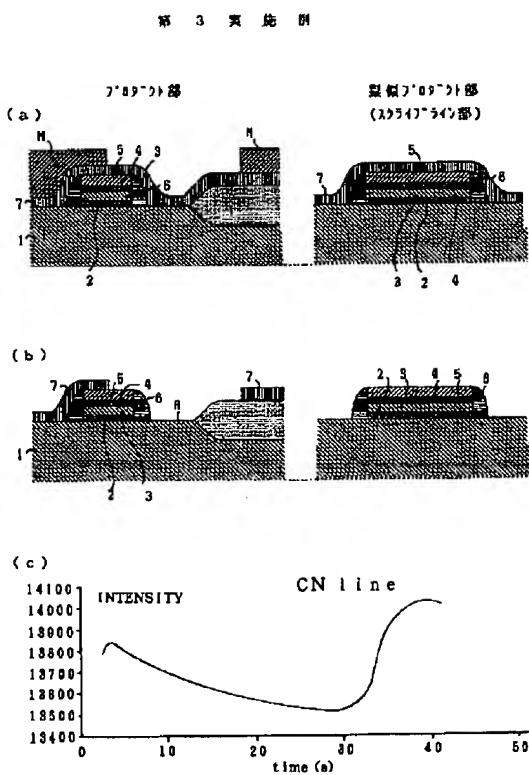
エッチング装置の概念図



【図5】

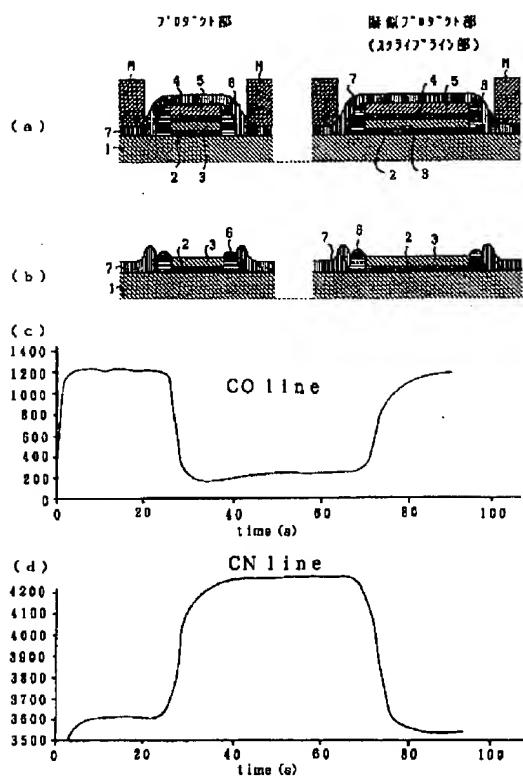


【図6】



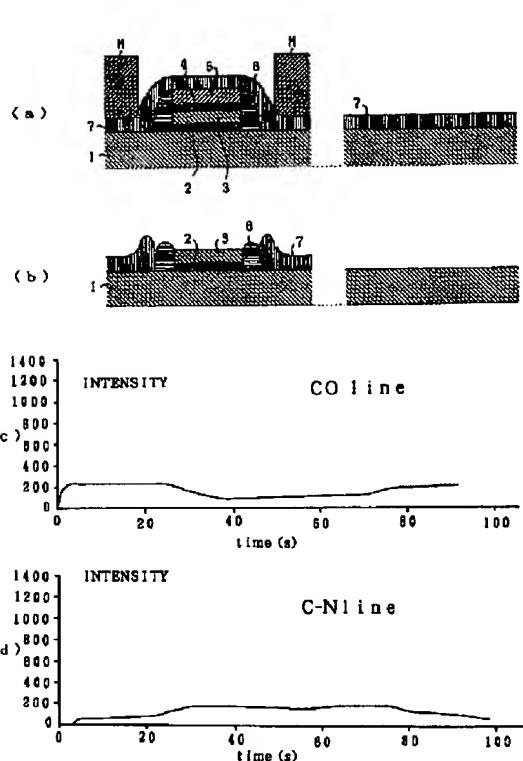
【図4】

第一実施例



【図7】

従来例



フロントページの続き

(72)発明者 大松 将彦
東京都千代田区丸の内一丁目1番2号 日
本鋼管株式会社内